

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-206763

(P2008-206763A)

(43) 公開日 平成20年9月11日(2008.9.11)

(51) Int. Cl.	F I	テーマコード (参考)
A 6 1 B 1/04 (2006.01)	A 6 1 B 1/04 3 7 0	4 C 0 6 1
H 0 4 N 7/18 (2006.01)	H 0 4 N 7/18 M	5 C 0 5 4

審査請求 未請求 請求項の数 7 O L (全 11 頁)

(21) 出願番号	特願2007-46793 (P2007-46793)	(71) 出願人	000000376 オリンパス株式会社 東京都渋谷区幡ヶ谷2丁目43番2号
(22) 出願日	平成19年2月27日 (2007.2.27)	(74) 代理人	100106909 弁理士 棚井 澄雄
		(74) 代理人	100064908 弁理士 志賀 正武
		(74) 代理人	100101465 弁理士 青山 正和
		(74) 代理人	100094400 弁理士 鈴木 三義
		(74) 代理人	100086379 弁理士 高柴 忠夫
		(74) 代理人	100129403 弁理士 増井 裕士

最終頁に続く

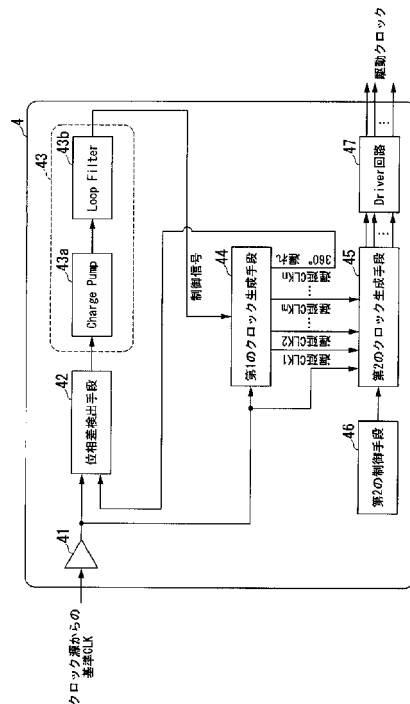
(54) 【発明の名称】 クロック供給回路および電子内視鏡システム

(57) 【要約】

【課題】ケーブルでのクロック特性の変動に応じた調整をケーブル毎に行うことなく、所定の特性を持つクロックを機能実行部に供給することができるクロック供給回路および電子内視鏡システムを提供する。

【解決手段】第1のクロック生成手段44は、入力される基準クロックから位相がずれた複数の第1のクロックを生成する。位相差検出手段42は複数の第1のクロックの内の所定のクロックと基準クロックとの位相差を検出する。第1の制御手段43は、検出された位相差が、基準となる位相差と略一致するように第1のクロック生成手段44を制御する。第2のクロック生成手段は、複数の第1のクロックから、機能実行部に供給する第2のクロックを生成する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

所定の特性を持つクロックにより所期の機能を実行する機能実行部に前記クロックを供給するクロック供給回路において、

入力される基準クロックから位相がずれた複数の第 1 のクロックを生成する第 1 のクロック生成手段と、

前記複数の第 1 のクロックの内の所定のクロックと前記基準クロックとの位相差を検出する位相差検出手段と、

検出された位相差が、基準となる位相差と略一致するように前記第 1 のクロック生成手段を制御する第 1 の制御手段と、

前記複数の第 1 のクロックから、前記機能実行部に供給する第 2 のクロックを生成する第 2 のクロック生成手段と、

を有するクロック供給回路。

【請求項 2】

前記基準クロックを発生するクロック源と、前記基準クロックを伝送するケーブルを介して接続されていることを特徴とする請求項 1 に記載のクロック供給回路。

【請求項 3】

前記第 2 のクロック生成手段が前記第 2 のクロックの生成に使用する前記複数の第 1 のクロックの選択を制御する第 2 の制御手段を有していることを特徴とする請求項 1 または請求項 2 に記載のクロック供給回路。

【請求項 4】

前記機能実行部は、複数の画素を有する固体撮像素子であることを特徴とする請求項 1 ~ 請求項 3 のいずれかに記載のクロック供給回路。

【請求項 5】

前記機能実行部はモーターであることを特徴とする請求項 1 ~ 請求項 3 のいずれかに記載のクロック供給回路。

【請求項 6】

前記第 1 のクロック生成手段は、前記第 1 の制御手段により遅延量が制御される、直列に接続された複数の遅延素子を有することを特徴とする請求項 1 ~ 請求項 5 のいずれかに記載のクロック供給回路。

【請求項 7】

請求項 1 ~ 請求項 6 のいずれかに記載のクロック供給回路を有する電子内視鏡システム。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、所定の特性を持つクロックにより所期の機能を実行する機能実行部にクロックを供給するクロック供給回路に関する。また、本発明は、本クロック供給回路を有する電子内視鏡システムにも関する。

【背景技術】**【0002】**

近年、撮像部（機能実行部）と制御部および信号処理部とがケーブルを介して接続された電子カメラとして電子内視鏡などが開発されている。従来、ケーブルを介してクロックが供給される電子内視鏡が特許文献 1 に記載されている。この特許文献 1 に記載された電子内視鏡では、CCD およびそれを駆動する駆動回路が挿入部の先端側に配置され、制御部および信号処理部として機能するカメラコントロールユニット（CCU）と、ケーブルを介して接続されている。駆動回路に入力されるクロックは、CCU 側のクロック発生器からマッチング回路を通してケーブルとのマッチングを調整した後にケーブルを介して伝送される。駆動回路では、入力されたクロックをコンパレータで基準電圧と比較して 2 値化し、バッファおよび微分回路によって位相およびデューティを変えてクロックを生成し

10

20

30

40

50

ている。

【特許文献1】特開昭63-240828号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかしながら、上述した特許文献1に記載された電子内視鏡では、ケーブルでのクロックの歪み、減衰、およびレベル変動に応じた調整をケーブル毎に行う必要があり、調整時間およびコストが掛かってしまうという課題があった。

【0004】

本発明は、上述した課題に鑑みてなされたものであって、ケーブルでのクロック特性の変動に応じた調整をケーブル毎に行うことなく、所定の特性を持つクロックを機能実行部に供給することができるクロック供給回路および電子内視鏡システムを提供することを目的とする。

【課題を解決するための手段】

【0005】

本発明は、上記の課題を解決するためになされたもので、所定の特性を持つクロックにより所期の機能を実行する機能実行部に前記クロックを供給するクロック供給回路において、入力される基準クロックから位相がずれた複数の第1のクロックを生成する第1のクロック生成手段と、前記複数の第1のクロックの内の所定のクロックと前記基準クロックとの位相差を検出する位相差検出手段と、検出された位相差が、基準となる位相差と略一致するように前記第1のクロック生成手段を制御する第1の制御手段と、前記複数の第1のクロックから、前記機能実行部に供給する第2のクロックを生成する第2のクロック生成手段とを有するクロック供給回路である。

【0006】

また、本発明のクロック供給回路は、前記基準クロックを発生するクロック源と、前記基準クロックを伝送するケーブルを介して接続されていることを特徴とする。

【0007】

また、本発明のクロック供給回路は、前記第2のクロック生成手段が前記第2のクロックの生成に使用する前記複数の第1のクロックの選択を制御する第2の制御手段を有していることを特徴とする。

【0008】

また、本発明のクロック供給回路において、前記機能実行部は、複数の画素を有する固体撮像素子であることを特徴とする。

【0009】

また、本発明のクロック供給回路において、前記機能実行部はモーターであることを特徴とする。

【0010】

また、本発明のクロック供給回路において、前記第1のクロック生成手段は、前記第1の制御手段により遅延量が制御される、直列に接続された複数の遅延素子を有することを特徴とする。

【0011】

また、本発明は、上記のクロック供給回路を有する電子内視鏡システムである。

【発明の効果】

【0012】

本発明によれば、基準となる位相差に基づいて基準クロックとの位相差が制御された第1のクロックから、機能実行部に供給する第2のクロックが生成されるので、基準クロックの特性によらず、所定の特性を持つ第2のクロックを得ることが可能となる。これによって、ケーブルでのクロック特性の変動に応じた調整をケーブル毎に行うことなく、所定の特性を持つクロックを機能実行部に供給することができるという効果が得られる。

【発明を実施するための最良の形態】

10

20

30

40

50

【 0 0 1 3 】

以下、図面を参照し、本発明の実施形態を説明する。

【 0 0 1 4 】

(第1の実施形態)

まず、本発明の第1の実施形態を説明する。図1は、本実施形態によるクロック供給回路の構成を示している。また、図2は、図1に示すクロック供給回路を備えた電子カメラ装置の構成を示している。図2に示すように、本実施形態による電子カメラ装置は、撮像部1、制御・信号処理部2、およびケーブル3を備えており、撮像部1と制御・信号処理部2がケーブル3によって接続されている。

【 0 0 1 5 】

撮像部1において、クロック供給回路4は、ケーブル3を介して制御・信号処理部2から伝送される基準クロック(以下、基準CLKと記す)から、水平駆動クロックH1、H2およびリセットクロックRSを生成しCCD5に供給する。CCD5(固体撮像素子)は本実施形態における機能実行部である。このCCD5は複数の画素を有しており、図示せぬ撮像光学系を介して結像された光学像を光電変換し撮像信号を出力する。バッファ6は、CCD5から出力された撮像信号をバッファする。

【 0 0 1 6 】

制御・信号処理部2において、アナログ・フロント・エンド7は、ケーブル3を介して伝送されるバッファ6の出力信号を処理しデジタル画像信号を生成する。クロック源8はクロックを発生し、クロック供給回路4、アナログ・フロント・エンド7、およびV駆動手段9にクロックを供給する。V駆動手段9は、CCD5に供給する垂直駆動クロックVを生成する。

【 0 0 1 7 】

図1に示すクロック供給回路4において、バッファ41は、ケーブル3を介して入力されたクロック源8からの基準CLKをバッファする。位相差検出手段42は、バッファ41から出力されるクロック(以下、基準CLKバッファ出力と記す)と、第1のクロック生成手段44から出力される遅延クロック(以下、遅延CLKと記す)との間の位相差を検出し、その位相差に応じた信号を出力する。

【 0 0 1 8 】

第1の制御手段43は、位相差検出手段42から出力された信号に基づいて、第1のクロック生成手段44を制御するための制御信号を生成する。この第1の制御手段43は、位相差検出手段42で検出された位相差に応じた電圧信号を発生するチャージポンプ43aと、帰還ループの安定性を確保するためのループフィルタ43bとを備えている。

【 0 0 1 9 】

第1のクロック生成手段44は、基準CLKバッファ出力から位相がずれた複数の遅延CLK(第1のクロック)を生成する。各遅延CLKの遅延量(基準CLKバッファ出力と各遅延CLKの位相差)は、第1のクロック制御手段41からの制御信号に基づいて制御される。以下、第1のクロック生成手段44から出力されるn種類の遅延CLKをそれぞれ遅延CLK1、遅延CLK2、・・・、遅延CLKnとする。

【 0 0 2 0 】

第2のクロック生成手段45は、基準CLKバッファ出力、遅延CLK1、遅延CLK2、・・・、遅延CLKnから所望のクロックを選択し、選択したクロックから、所望の位相およびデューティを持つ水平駆動クロックH1、H2(第2のクロック)およびリセットクロックRS(第2のクロック)を生成する。第2の制御手段46は、第2のクロック生成手段45がクロック生成の際に使用するクロックの選択を制御する。ドライバ回路47は、第2のクロック生成手段45から出力された各クロックを駆動クロックとしてCCD5へ供給する。

【 0 0 2 1 】

次に、図3を参照しながら、クロック供給回路4の動作を説明する。まず、ケーブル3を介してクロック源8からクロック供給回路4のバッファ41へ基準CLKが伝送される

10

20

30

40

50

。同時にクロック源 8 からアナログ・フロント・エンド 7 および V 駆動手段 9 へもクロックが伝送される。

【 0 0 2 2 】

図 3 に示すように、バッファ 4 1 に入力された基準 CLK は、ケーブル 3 を伝送する間に振幅が減衰し、振幅の中心（波形の山と谷の中心）も変動してしまう。バッファ 4 1 がこの基準 CLK を 2 値化すると、ケーブル 3 での特性変動によってデューティの崩れたクロック（基準 CLK バッファ出力）がバッファ 4 1 から出力される。この基準 CLK バッファ出力のデューティは例えば 30% 程度である。

【 0 0 2 3 】

この基準 CLK バッファ出力は第 1 のクロック生成手段 4 4 に入力される。第 1 のクロック生成手段 4 4 は、基準 CLK バッファ出力から位相だけがずれた遅延 CLK 1、遅延 CLK 2、・・・、遅延 CLK n を出力する。それらの遅延 CLK の中で、任意の遅延量を持つクロック（ここでは遅延 CLK n）が位相差検出手段 4 2 に入力され、基準 CLK バッファ出力と遅延 CLK n の位相差に応じた信号が位相差検出手段 4 2 から出力される。

10

【 0 0 2 4 】

この信号に基づいて第 1 の制御手段 4 3 が生成する制御信号によって、第 1 のクロック生成手段 4 4 から出力される各遅延 CLK の遅延量が制御される。図 4 は第 1 のクロック生成手段 4 4 の構成を示している。第 1 のクロック生成手段 4 4 は、第 1 の制御手段 4 3 からの制御信号に基づいて出力信号の遅延量が制御される n 個の同一の遅延素子 4 4 0 - 1, 4 4 0 - 2, 4 4 0 - 3, ..., 4 4 0 - n が直列に接続された構成を有している。各遅延素子から出力されるクロックがそれぞれ、図 3 に示す遅延 CLK 1、遅延 CLK 2、遅延 CLK 3、・・・、遅延 CLK n となる。

20

【 0 0 2 5 】

制御信号によって、基準 CLK バッファ出力と遅延 CLK n の位相差が無くなるように、言い換えると基準 CLK バッファ出力と遅延 CLK n の位相差が基準位相差（ $360^\circ \times n$ （n は整数））と略一致するようにフィードバックが掛かり、基準 CLK バッファ出力と遅延 CLK n の位相が一致したところで遅延 CLK n が安定する。これにより、各遅延素子から出力される遅延 CLK の遅延量が所定量で安定する。基準 CLK の周期を T とすると、各遅延素子での遅延量は以下の（1）式で表せる。クロック供給回路 4 に入力される基準 CLK に歪みや、減衰、レベル変動がある場合でも基準 CLK の周期は変わらないため、その周期を基準にして各遅延 CLK の遅延量が一定に保たれるようになる。

30

$$= T / n \quad \dots (1)$$

【 0 0 2 6 】

上記のように遅延量が制御された遅延 CLK 1、遅延 CLK 2、・・・、遅延 CLK n から適宜必要な遅延 CLK を用いて、第 2 のクロック生成手段 4 5 によって水平駆動クロック H 1, H 2 およびリセットクロック RS が生成される。第 2 の制御手段 4 6 は、第 2 のクロック生成手段 4 5 が使用する遅延 CLK を制御する。

【 0 0 2 7 】

図 3 に示す水平駆動クロック H 1, H 2 およびリセットクロック RS は以下のようにして生成される。以下では一例として、水平駆動クロック H 1, H 2 のデューティが 50%、リセットクロック RS のデューティが 25% であるものとし、リセットクロック RS と水平駆動クロック H 1 の位相差が $(T / n) \times a$ 、水平駆動クロック H 1 と H 2 の位相差が $T / 2$ であるものとする。

40

【 0 0 2 8 】

リセットクロック RS の立ち上がりは基準 CLK バッファ出力の立ち上がりで制御される。さらに、リセットクロック RS のデューティが 25% であるので、リセットクロック RS の立ち下がりには遅延 CLK (n / 4) の立ち下がりによって制御される。

【 0 0 2 9 】

また、リセットクロック RS と水平駆動クロック H 1 の位相差が $(T / n) \times a$ で

50

あるので、水平駆動クロック H 1 の立ち上がりは遅延 CLK a で制御される。さらに、水平駆動クロック H 1 のデューティが 50 % であるので、水平駆動クロック H 1 の立ち下がりも遅延 CLK ((n / 2) + a) で制御される。

【 0 0 3 0 】

また、水平駆動クロック H 1 と H 2 の位相差が T / 2 であるので、水平駆動クロック H 2 の立ち上がりは遅延 CLK ((n / 2) + a) で制御される。さらに、水平駆動クロック H 2 のデューティが 50 % であるので、立ち下がりも遅延 CLK a で制御される。

【 0 0 3 1 】

上記において、a および n / 4 は整数であるものとする。(n / 4) + a > n となる場合には、遅延 CLK ((n / 4) + a) の代わりに遅延 CLK ((- 3 n / 4) + a) を用いればよい。また、(n / 2) + a > n となる場合には、遅延 CLK ((n / 2) + a) の代わりに遅延 CLK ((- n / 2) + a) を用いればよい。クロック周波数が 50 MHz、水平駆動クロック H 1、H 2 とリセットクロック RS の間の遅延量を 1 ns (周期の 1 / 20) とする場合には遅延素子を 20 個 (n = 20) 使用し a = 1 とするか、遅延素子を 40 個 (n = 40) 使用し a = 2 とすればよい。

10

【 0 0 3 2 】

上記のように、所望のクロックの立ち上がりと立ち下りのタイミングを基準 CLK バッファ出力と n 個の遅延 CLK で制御することにより、(1) 式に示した遅延量を最小単位とするタイミング制御が可能となる。これによって、クロックの位相とデューティを任意に設定することができる。

20

【 0 0 3 3 】

上述したように、本実施形態によれば、基準となる位相差に基づいて基準 CLK バッファ出力との位相差が制御された遅延 CLK を少なくとも用いて、CCD5 に供給する駆動クロックが生成されるので、クロック供給回路 4 に入力される基準 CLK の特性によらず、所定の特性 (所定の位相およびデューティ) を持つ駆動クロックを得ることが可能となる。これによって、ケーブルでのクロック特性の変動に応じた調整をケーブル毎に行うことなく、所定の特性を持つクロックを CCD5 に供給することができる。したがって、CCD5 から所定の撮像信号を得ることができる。

30

【 0 0 3 4 】

また、部材のばらつきや温度変化などによる駆動クロックの位相やデューティの変動を低減することができる。さらに、画像の高精細化が進み伝送速度が高速になると、駆動クロックの調整に係る精度の確保が難しくなるが、本実施形態によれば、駆動クロックの調整を高精度に行うことができる。

【 0 0 3 5 】

(第 2 の実施形態)

次に、本発明の第 2 の実施形態を説明する。図 5 は、本実施形態によるクロック供給回路を備えた電子カメラ装置の構成を示している。本実施形態の撮像部 1 には、CCD5 から出力された撮像信号を処理する CDS 回路 10 (相関 2 重サンプリング回路) が設けられている。CDS 10 の駆動に必要なサンプリングパルス SHP、SHD はクロック供給回路 4 によって生成される。クロック供給回路 4 の構成は第 1 の実施形態と同様である。

40

【 0 0 3 6 】

図 6 は、本実施形態における各信号の波形を示している。クロック供給回路 4 が CCD5 への水平駆動クロック H 1、H 2 およびリセットクロック RS を生成する動作は第 1 の実施形態と同様である。これら各クロックに同期して CCD5 から撮像信号が出力される。CDS 10 はクロック供給回路 4 からのサンプリングパルス SHP、SHD に基づいて相関 2 重サンプリングを行い、撮像信号の画素信号分 (信号レベルとフィードスルーレベルの差分) を増幅する。

【 0 0 3 7 】

50

サンプリングパルス S H P , S H Dも水平駆動クロック H 1 , H 2およびリセットクロック R Sと所定の位相関係を持つと共に所定のデューティを持つクロックであり、第1の実施形態と同様にして生成することができる。したがって、本実施形態によれば、第1の実施形態と同様の効果を得ることができる。

【0038】

(第3の実施形態)

次に、本発明の第3の実施形態を説明する。図7は、本実施形態によるクロック供給回路を備えた撮像システムの構成を示している。撮像部1には、CCDを含む撮像ユニット101、撮像ユニット101の撮像方向等を変えるための移動に係る駆動力を発生するモーター102、モータードライバ103、および第1の実施形態と同様のクロック供給回路4が設けられている。モーター102の駆動に必要な駆動クロックV1～Vnはクロック供給回路4から供給される。

10

【0039】

モーター102の動作は、クロック供給回路4から供給される駆動クロックV1～Vnによって制御される。モーター102が発生する駆動力によって、撮像ユニット101が撮像部1の回転変動に応じて移動する。モーター102が3相ブラシレスモーターである場合、3つの位相およびデューティが所望の値に設定されたクロックをクロック供給回路4が第1の実施形態と同様にして生成する。また、モーター102がパルスモーターである場合には、遅延量およびデューティが所望の値に設定されたクロックをクロック供給回路4が第1の実施形態と同様にして生成する。したがって、本実施形態によれば、第1の実施形態と同様の効果を得ることができると共に、所望のモーター駆動を行うことができる。

20

【0040】

(第4の実施形態)

次に、本発明の第4の実施形態を説明する。図8は、本実施形態によるクロック供給回路を備えた電子内視鏡システムの構成を示している。本実施形態による電子内視鏡システムは、撮像部1、制御・信号処理部2、アナログ・フロント・エンド7からのデジタル画像信号を処理するデジタル信号処理回路201aを備えたビデオプロセッサ201、光源装置202、および光源装置202からの照明光を撮像部1に導くためのライトガイド203を備えている。このように構成された電子内視鏡システムによれば、第1の実施形態と同様の効果を得ることができる。

30

【0041】

以上、図面を参照して本発明の実施形態について詳述してきたが、具体的な構成は上記の実施形態に限られるものではなく、本発明の要旨を逸脱しない範囲の設計変更等も含まれる。

【図面の簡単な説明】

【0042】

【図1】本発明の第1の実施形態によるクロック供給回路の構成を示すブロック図である。

【図2】本発明の第1の実施形態によるクロック供給回路を備えた電子カメラ装置の構成を示すブロック図である。

40

【図3】本発明の第1の実施形態によるクロック供給回路の動作を説明するためのタイミング図である。

【図4】本発明の第1の実施形態によるクロック供給回路が備える第1のクロック生成手段の構成を示すブロック図である。

【図5】本発明の第2の実施形態によるクロック供給回路を備えた電子カメラ装置の構成を示すブロック図である。

【図6】本発明の第2の実施形態によるクロック供給回路の動作を説明するためのタイミング図である。

【図7】本発明の第3の実施形態によるクロック供給回路を備えた電子カメラ装置の構成

50

を示すブロック図である。

【図8】本発明の第4の実施形態によるクロック供給回路を備えた電子内視鏡システムの構成を示すブロック図である。

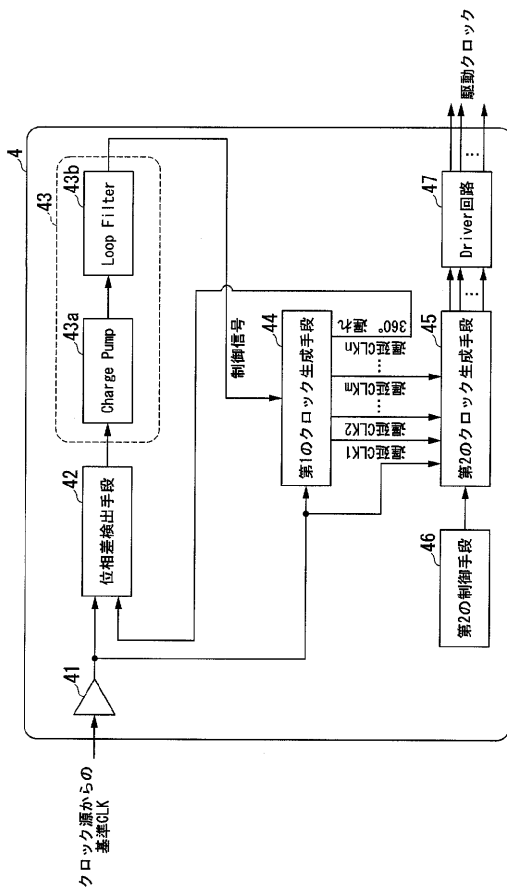
【符号の説明】

【0043】

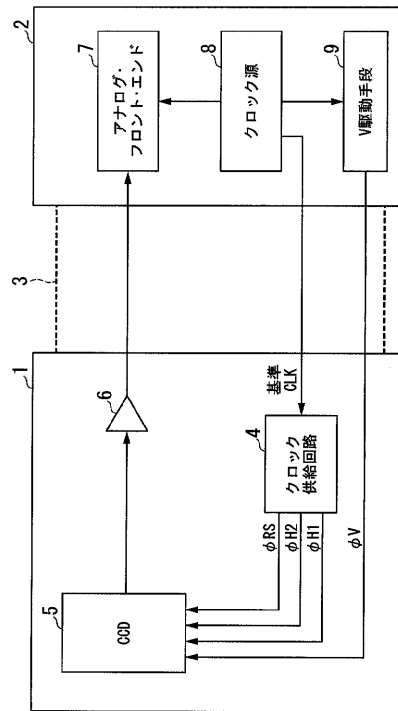
1・・・撮像部、2・・・制御・信号処理部、3・・・ケーブル、4・・・クロック供給回路、5・・・CCD、6、41・・・バッファ、7・・・アナログ・フロント・エンド、8・・・クロック源、9・・・V駆動手段、10・・・CDS回路、42・・・位相差検出手段、43・・・第1の制御手段、43a・・・チャージポンプ、43b・・・ループフィルタ、44・・・第1のクロック生成手段、45・・・第2のクロック生成手段、46・・・第2の制御手段、47・・・ドライバ回路、101・・・撮像ユニット、102・・・モーター、103・・・モータードライバ、201・・・ビデオプロセッサ、202・・・光源装置、203・・・ライトガイド、440-1, 440-2, 440-3, 440-n・・・遅延素子

10

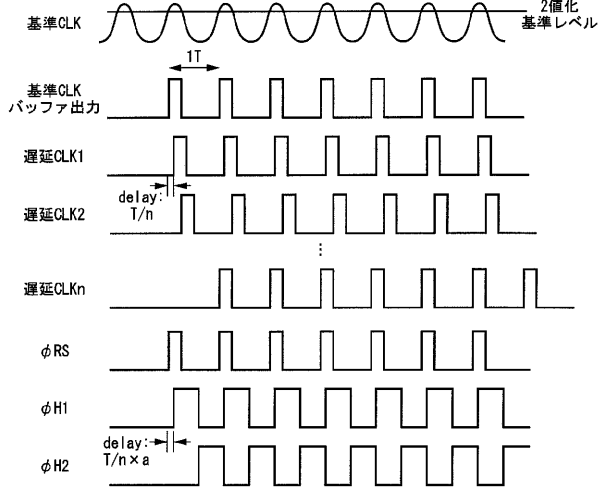
【図1】



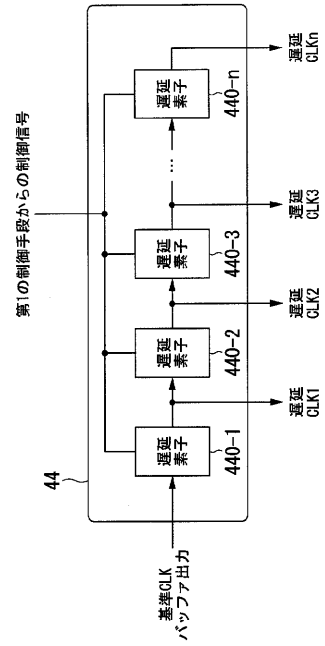
【図2】



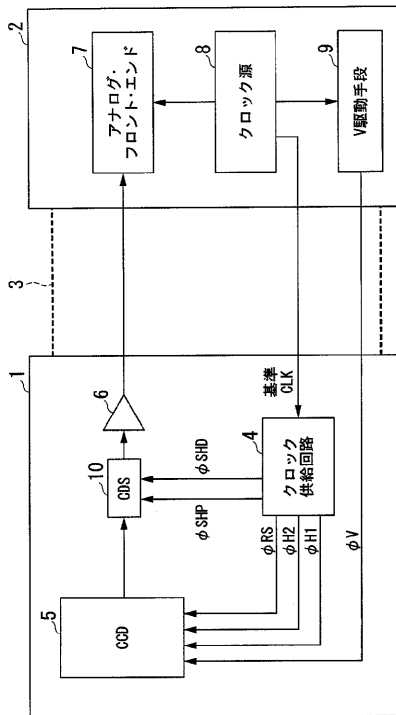
【 図 3 】



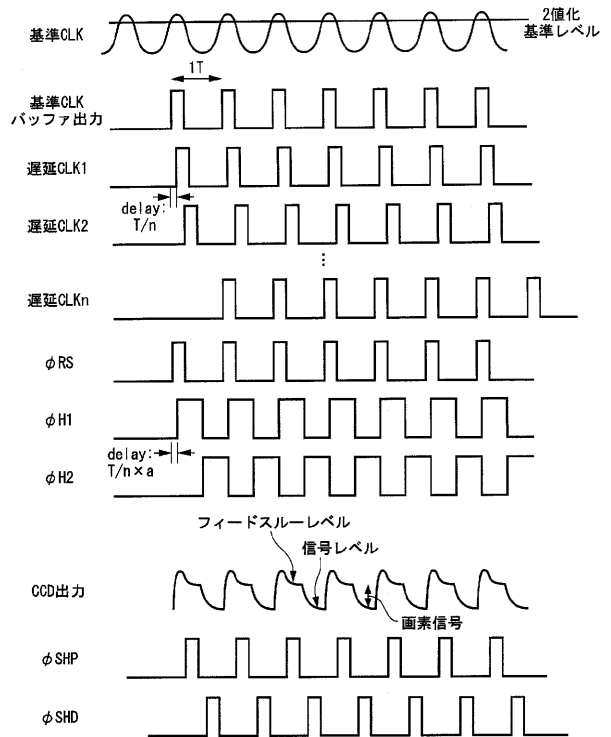
【 図 4 】



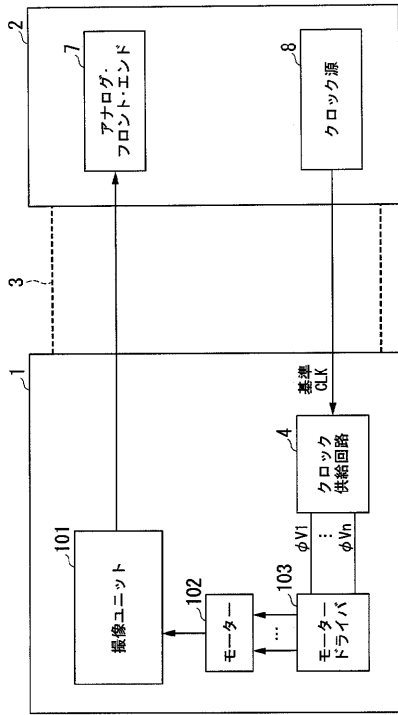
【 図 5 】



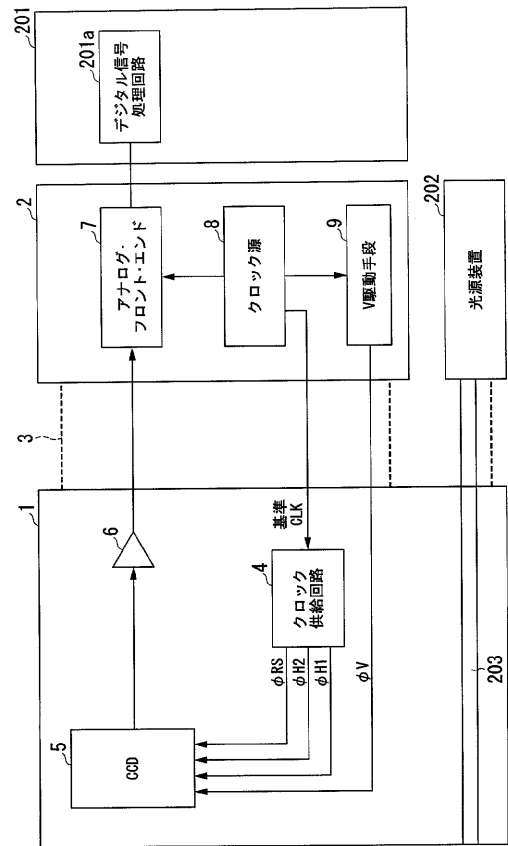
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

(72)発明者 齊藤 匡史

東京都渋谷区幡ヶ谷2丁目4番2号 オリパス株式会社内

(72)発明者 在原 栄一

神奈川県川崎市麻生区細山8-8-4-2

Fターム(参考) 4C061 CC06 LL01 SS03

5C054 CC02 EB01 HA12

专利名称(译)	时钟供应电路和电子内窥镜系统		
公开(公告)号	JP2008206763A	公开(公告)日	2008-09-11
申请号	JP2007046793	申请日	2007-02-27
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	齊藤 匡史 在原 栄一		
发明人	齊藤 匡史 在原 栄一		
IPC分类号	A61B1/04 H04N7/18		
FI分类号	A61B1/04.370 H04N7/18.M A61B1/00.680 A61B1/00.735 A61B1/04 A61B1/045.630 A61B1/05		
F-TERM分类号	4C061/CC06 4C061/LL01 4C061/SS03 5C054/CC02 5C054/EB01 5C054/HA12 4C161/CC06 4C161/LL01 4C161/SS03		
代理人(译)	塔奈澄夫 正和青山		

摘要(译)

要解决的问题：提供能够向功能执行部分提供具有预定特性的时钟的时钟供给电路和电子内窥镜系统，而不根据每根电缆的电缆上的时钟特性的波动进行调整。。第一时钟产生装置产生多个第一时钟，其相位从输入参考时钟移位。相位差检测装置42检测多个第一时钟中的预定时钟和参考时钟之间的相位差。第一控制装置43控制第一时钟发生装置44，使得检测到的相位差基本上与参考相位差一致。第二时钟产生装置产生第二时钟，以从多个第一时钟提供给功能执行部分。 点域1

